

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

11197328

Basic Patent (No,Kind,Date): EP 545712 A1 19930609 <No. of Patents: 008>

DIELECTRIC DISPLAY DEVICE (English; French; German)

Patent Assignee: SHARP KK (JP)

Author (Inventor): AOKI KEIGO (JP); OHNUMA YOSHINAO (JP)

Designated States : (National) DE; FR; GB; NL

IPC: *G02F-001/136;

Derwent WPI Acc No: G 93-184403

Language of Document: English

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
DE 69224595	C0	19980409	DE 69224595	A	19921203	
DE 69224595	T2	19980910	DE 69224595	A	19921203	
EP 545712	A1	19930609	EP 92311047	A	19921203	(BASIC)
EP 545712	B1	19980304	EP 92311047	A	19921203	
JP 5158015	A2	19930625	JP 91318992	A	19911203	
JP 2901028	B2	19990602	JP 91318992	A	19911203	
KR 124944	B1	19971201	KR 9223391	A	19921203	
US 5327267	A	19940705	US 983750	A	19921201	

Priority Data (No,Kind,Date):

JP 91318992 A 19911203

04166315 **Image available**

DIELECTRIC DISPLAY ELEMENT AND ITS MANUFACTURE

PUB. NO.: 05-158015 [JP 5158015 A]

PUBLISHED: June 25, 1993 (19930625)

INVENTOR(s): AOKI KEIGO

ONUMA YOSHINAO

**APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP
(Japan)**

APPL. NO.: 03-318992 [JP 91318992]

FILED: December 03, 1991 (19911203)

INTL CLASS: [5] G02F-001/133; G02F-001/1345

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD:R002 (LASERS); R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1625, Vol. 17, No. 553, Pg. 106,
October 05, 1993 (19931005)

ABSTRACT

PURPOSE: To provide the dielectric display element which prevents the entry of static electricity from an external conductor and its manufacture.

CONSTITUTION: A liquid crystal display element 30 has a scanning-side electrode LG and a signal-side electrode LS, to which the gate (G) and source (S) electrodes of a TFT 37 are connected, on a lower glass which extends along the end parts of the electrodes LG and LS is formed at a constant interval outside the end parts of the electrodes LG and LS at sides where a scanning side IC 39 and a signal-side IC 40 are not mounted. Consequently, even when the liquid crystal display element 30 is touched with a conductor such as an operator's finger, neither of the electrodes LG and LS is affected by static electricity and the internal TFT 37 can be protected.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-158015

(43)公開日 平成5年(1993)6月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/133	7610-2K		
	1/1345	9018-2K		

審査請求 未請求 請求項の数2(全 7 頁)

(21)出願番号 特願平3-318992

(22)出願日 平成3年(1991)12月3日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 青木 桂吾

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 大沼 義直

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

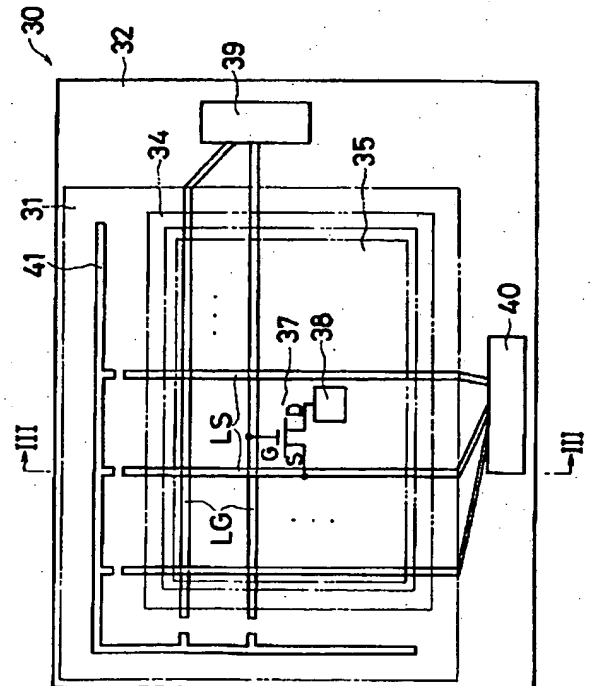
(74)代理人 弁理士 西教 圭一郎 (外1名)

(54)【発明の名称】 誘電性表示素子およびその製造方法

(57)【要約】

【目的】 外部の導電体からの静電気が侵入することを防止できる誘電性表示素子およびその製造方法を提供する。

【構成】 液晶表示素子30は、下側のガラス基板32上にTFT37のゲート(G)およびソース(S)電極が接続する走査側電極LGおよび信号側電極LSが形成されており、さらに走査側IC39および信号側IC40が実装されない辺における電極LGおよび電極LSの端部の外方には、一定の間隔をおいて電極LG、LSの端部に沿って延びる静電気除去用導電体41が形成されている。これによって、作業者の指などの導電体が、液晶表示素子30に触れたようなときでも、電極LG、LSは、静電気による影響を受けることはなく、内部のTFT37を保護することができる。



【特許請求の範囲】

【請求項1】 少なくとも一方が透光性を有する一对の基板間に誘電体が介在され、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部から外方に間隔をあけて、その電極の端部に沿って延びる静電気除去用導電体を設けたことを特徴とする誘電性表示素子。

【請求項2】 少なくとも一方が透光性を有する一对の基板間に誘電体が介在され、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部を透光性を有する基板上に形成されている導電体によって共通に接続し、前記透光性を有する基板へレーザ光を照射して前記電極の各端部と前記導電体とを分断することを特徴とする誘電性表示素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、たとえば液晶表示素子などの誘電性表示素子の構造および製造方法に関する。

【0002】

【従来の技術】 従来から、導電体から成る電極間に絶縁体または誘電体あるいは半導体が介在される構造を有するたとえば液晶表示素子等の誘電性表示素子の製造工程中に、ラビング法などの配向処理によって静電気が発生し、この静電気が電極相互間に蓄積して電位差を生じさせ、放電や発熱が発生して前述した絶縁体や半導体などを損傷させるという問題がある。

【0003】 特に近年では、薄膜トランジスタ（TFT）などの半導体が、表示電極などに選択的に電圧を印加するスイッチング素子として液晶表示素子に用いられており、前述した静電気起因する発熱や放電によって、このようなスイッチング素子の特性のずれや破壊などが生じることがある。

【0004】 そこで、このような誘電性表示素子の製造工程中に発生する静電気によって起こり得る、絶縁体や半導体などの損傷を防止するための製造方法が、特許1163234号に開示されている。

【0005】 図7および図8は、上述した特許に従う液晶表示素子の製造方法を示す液晶表示素子1の斜視図である。液晶表示素子1は、対向する表面にそれぞれ電極が形成された一对のガラス基板2、3間に図示しない液晶が封止されて構成される。ガラス基板2、3の表面には、透明な表示電極やこの表示電極に選択的に電圧を印加するために、TFTなどのスイッチング素子が形成されている。これらの表示電極およびスイッチング素子にそれぞれ接続された配線4が、ガラス基板3上を四方に延びて接続用の端子が形成されている。

【0006】 このとき、表示電極や配線4と接続されて

導出された端子を共通に電氣的に接続する短絡部分5を、表示電極などと同じ導電膜を用いてガラス基板3の周縁部に沿って形成する。このような配線4が全て共通に接続された短絡部分5を有するガラス基板3を用いて液晶表示素子1を製造することによって、たとえば液晶表示素子1がツイステッドネマティック型液晶表示素子とされる場合に、ガラス基板3表面に施されるラビング法による配向処理時に生じる静電気は、表示電極やスイッチング素子が全て短絡部分5によって接続されて同電位となっているために、特定の電極に蓄積されることがない。

【0007】 これによって製造工程中に発生する静電気からTFTなどのスイッチング素子などを保護し、液晶表示素子1の完成時に、図8（1）に示すように短絡部分5を含むガラス基板3の周縁部をガラス基板3の厚み方向に亘って、たとえばダイヤモンドカッタなどの切削器具を用いて切断して各端子4を分離し、以後の工程に進む。また、図8（2）に示されるように、前述した短絡部分5を面取りすることによって除去するようにしたものも知られている（特開平2-193112号公報参照）。

【0008】 短絡部分5の除去後、液晶表示素子1は、駆動用のドライバICを実装する工程においても、たとえば作業者の指や製造装置内の液晶表示素子1と接触する個所などの導電体との間で静電気による電位差を生じるおそれがある。このため、静電対策として、前述したような導電体と液晶表示素子1との間に電位差を生じないようにするため、人体アースあるいは装置アースを行ったり、また液晶表示素子1上に生じた静電気を除去するため、プラスイオンおよびマイナスイオンを発生して静電気を除去する除電ブローヤや除電バーなどを設置している。

【0009】

【発明が解決しようとする課題】 前述したような短絡部分5の除去後における液晶表示素子1の静電気による影響は、作業者の指や生産装置などの導電体が作業ミス等によって、外部に露出状態となった配線4に接触したような場合に、この配線4から静電気が侵入することによって起こる。

【0010】 図9は、駆動用のドライバICをCOF（Chip On Film）方式によって実装する場合に、TCP（テープ キャリア パッケージ）10が短絡部分5除去後の液晶表示素子1に実装される状態を示す図であり、図10は、駆動用のドライバICが、COG（Chip On Glass）方式によって実装される場合を示す図である。また、図11は、液晶表示素子14の矢印17における断面図である。

【0011】 図9に示すように、たとえば画素数と実装密度との関係上、液晶表示素子1の4辺の全てにICが接続されるような場合には、外部に露出状態となる配線

【0021】また、走査側IC39および信号側IC40を実装しない辺におけるガラス基板32上には、電極LGおよび電極LSの各端部から外方に間隔をあけて電極LG、LSの端部に沿って延びる静電気除去用導電体41が、ガラス基板32の端部から長さdだけ内側に形成されている。この静電気除去用導電体41は、ガラス基板32上に電極LG、LSを形成するときに同時に形成されるものであり、後述する製造方法によって電極LG、LSから分断されるものである。図1においては、右上がりのハッチングで表した静電気除去用導電体41

が、同じく右上がりのハッチングで表した電極LG、LSのそれぞれの端部に沿って形成されていることを示す。

【0022】なお、静電気除去用導電体41は、ガラス基板32上に電極LGおよび電極LSやスイッチング素子を形成する際に、スパッタ法やエレクトロンビーム法で形成し、ホトリソグラフィ法でたとえばTa（タンタル）から成る金属薄膜にパターン形成する。このように、静電気除去用導電体41の形成は、TFT37のゲート電極を形成する際と同時に進行することができる。

【0023】このような電極LGおよび電極LSの端部から外方に間隔をあけて、その電極の端部に沿って静電気除去用導電体41が形成されていることによって、たとえば液晶表示素子30の製造工程中に作業者の指などの導電体が液晶表示素子30に接触したようなときでも、電極LG、LSの各端部は、静電気除去用導電体41によって静電気シールドされた状態となる。これによって、外部の導電体からの静電気からTFT37を保護することができる。

【0024】次に、前述した静電気除去用導電体41を有する液晶表示素子30の製造方法について、図4、図5、図6を用いて説明する。図4は静電気除去用導電体41の形成前の電極部分の構造を示す拡大平面図であり、図5はこのときの液晶表示素子30の外観斜視図であり、図6は液晶表示素子30の短絡部分51をレーザー光線55によって分断する方法を説明するための図である。

【0025】図4において、下側のガラス基板32上の走査側IC39および信号側IC40が実装されない辺には、右上がりのハッチングで表したTaから成る電極LG、LSの各端部を共通に接続する短絡部分51を、この電極LG、LSを形成するときに同時に形成する。この短絡部分51は、従来の技術で述べたように、配向処理などによって発生する静電気が電極LGあるいは電極LSの相互の電極間に蓄積しないようにするために設けられる。その後、図5に示すように、上側のガラス基板31を貼合させて液晶表示素子30を組立てる。ここでは、液晶表示素子30の矢印52および矢印53の辺に、短絡部分51が形成されている。

【0026】液晶表示素子30の組立後においては、短絡部分51は不要となるため、図6に示すようにレーザー光源54からのレーザー光線55を下側のガラス基板32へ照射し、電極LGおよび電極LSの各端部と短絡部分51とを分断する。レーザー光線55は、図4において、矢印56で示される位置すなわち右下がりのハッチングで表される接着剤34よりも外側で、右上がりのハッチングで表される短絡部分51よりも内側の位置に照射され、電極LGあるいは電極LSが短絡部分51と分断される。

【0027】このときのレーザー光線55としては、本実

施例のように電極LGおよび電極LSがTa、幅50 μ m、厚み3000Åの場合、波長351nmのXeFエキシマレーザをエネルギー密度5J/cm²以下で、15nsec照射することによってガラス基板32およびガラス基板31を傷付けたりすることなく、電極LGおよび電極LSを切断することができる。電極LG、LSがTa以外の金属である場合も同様の設定条件で切断できる。

【0028】このように、レーザ光線55によって、短絡部分51の切断を液晶表示素子30の内側で行うため、図1に示すように、電極LG、LSの各端部の外方には、一定の間隔をおいて静電気除去用導電体41が形成されるとともに、電極LG、LSの外方に上下のガラス基板31、32が残った構造となる。

【0029】これによって、外部からのたとえば作業者の指などの導電体が、電極LGおよび電極LSに直接触れることがなく、このような導電体の接触による静電気による影響がなくなる。また、残された静電気除去用導電体41によって電極LG、LSは静電気シールドされた状態となり、外部の静電気による悪影響から保護することができる。

【0030】本実施例では、透過型液晶表示素子に関して説明したけれども、反射型であってもよく、また単純マトリクス型であってもよい。また、液晶表示素子に限らず、静電気に弱い表示素子に関して広く実施することができる。

【0031】

【発明の効果】以上のように本発明によれば、外部からのたとえば作業者の指や製造装置内の接触部分などの導電体が、誘電性表示素子に接触したようなときでも、電極端部は、静電気除去用導電体によって保護されるため、このような導電体の接触によって外部から静電気が侵入することをなくすることができる。

【0032】さらに本発明によれば、誘電性表示素子の製造工程中に発生する静電気が、電極間に蓄積することを防止するために形成した、各電極を共通に接続する導電体すなわち短絡部分を、各電極からレーザー光線によって分断するため、上下の基板は傷つくことはない。

【0033】これによって、従来のように、上下の基板ごと短絡部分を除去してしまう場合に比べて、電極の外方には基板がそのまま残った状態となり、たとえば作業者の指等の導電体が直接電極に接触するといったことがないため、このような導電体の接触による静電気による影響をなくすることができる。また、電極から分断された短絡部分は、分断された後においても外部からの静電気から電極を保護するため、短絡部分除去後の工程においても静電気による悪影響をなくすることができる。

【図面の簡単な説明】

【図1】本発明の一実施例であるアクティブマトリクス型液晶表示素子30の電極部分の構造を示す拡大平面図

である。

【図2】液晶表示素子30の全体構成を示す平面図である。

【図3】図2の切断面線ⅠⅠⅠ-ⅠⅠⅠから見た断面図である。

【図4】静電気除去用導電体41形成前の電極部分の構造を示す拡大平面図である。

【図5】液晶表示素子30の組立後の外観斜視図である。

【図6】液晶表示素子30の短絡部分51をレーザ光線55によって分断する方法を説明する図である。

【図7】短絡部分5が形成された液晶表示素子1の外観斜視図である。

【図8】短絡部分5を除去したことを示す図である。

【図9】駆動用のドライバICをCOF方式によって実装することを示す図である。

【図10】駆動用のドライバICをCOG方式によって実装することを示す図である。

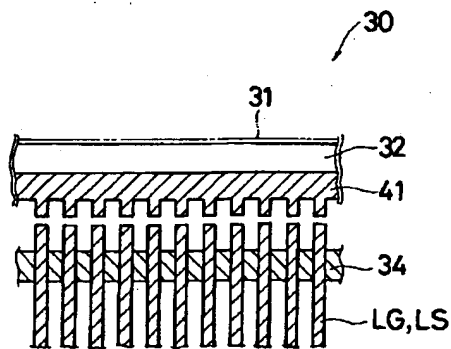
【図11】図10の矢印17側における液晶表示素子1

の断面図である。

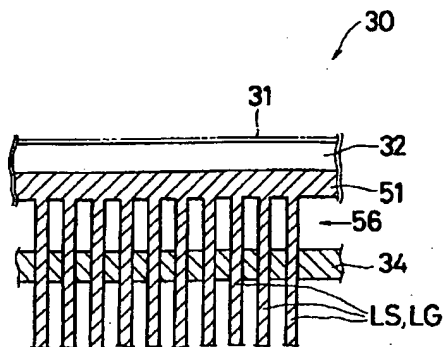
【符号の説明】

- 30 液晶表示素子
- 31, 32 ガラス基板
- 33 液晶
- 34 接着剤
- 35 共通電極
- 36 絶縁膜
- 37 TFT
- 38 画素電極
- 39 走査側IC
- 40 信号側IC
- 41 静電気除去用導電体
- 51 短絡部分
- 54 レーザ光源
- 55 レーザ光線
- LG 走査側電極
- LS 信号側電極

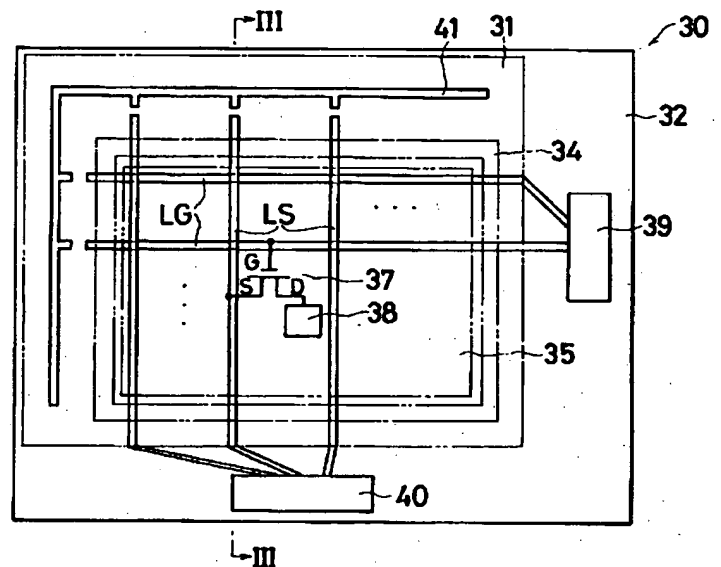
【図1】



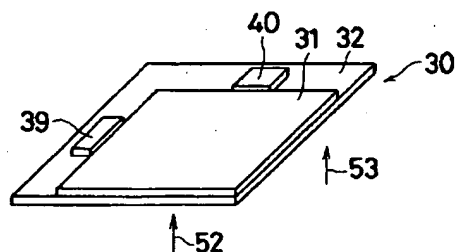
【図4】



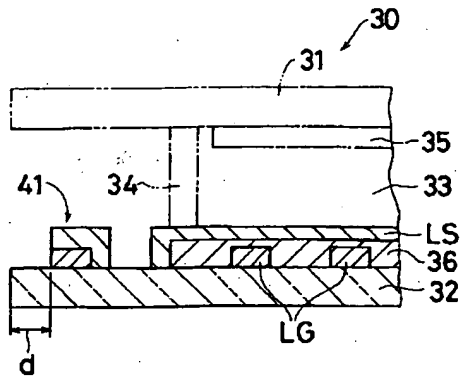
【図2】



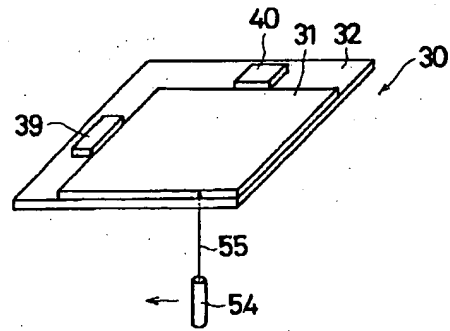
【図5】



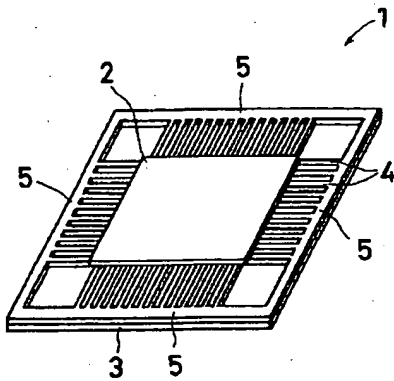
【図3】



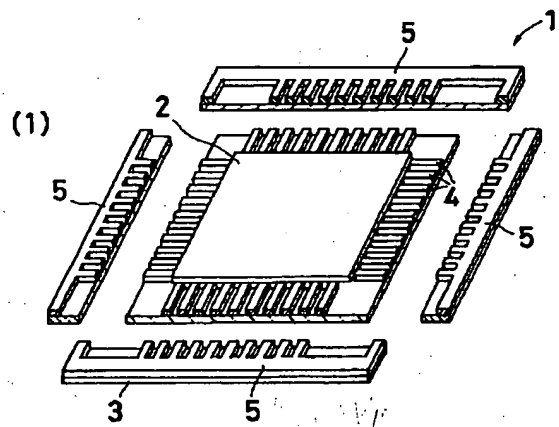
【図6】



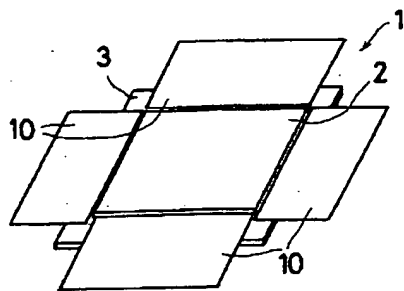
【図7】



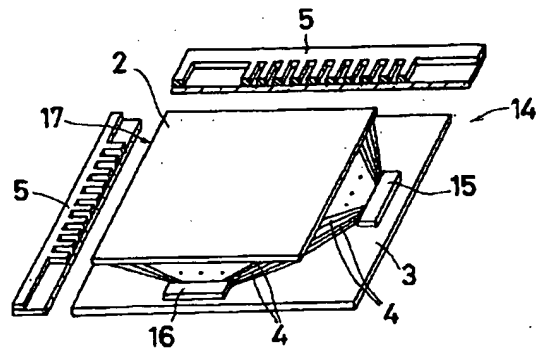
【図8】



【図9】



【図10】



【図11】

